

등록번호 97-72358 1/2

① 대 한 민 국 특 허 정 (KR)
 ② 공 개 목 록 허 공 보 (A)

③ DHL CL
 II 01 L 29/50

제 2658 호

④ 등록일자 1997. 11. 7
 ⑤ 출원일자 1996. 6. 1

⑥ 공개번호 97-72358

⑦ 출원번호 96- 9774

실사청구 : 있음

⑧ 발 명 사 회 명 익 경기도 성남시 분당구 수내동 55 드레이프트 132- 1504

⑨ 출 원 인 아남산업 주식회사 대표이사 유판신

서울특별시 성동구 성수 2가 280-8 (우 : 133-120)

⑩ 대리인 변리사 서 만 규

(진 2면)

⑪ 반도체패키지의 제조방법 및 구조

⑫ 요 악

본 발명은 반도체패키지의 제조방법 및 구조에 관한 것으로, 반도체칩의 저연을 외부로 노출시켜 표면증착식 발생되는 열강화의 효과를 극대화하여 패키지의 수명을 연장시키고, 신뢰성을 확보시킬 목적으로, 패키지의 용입부 외측에 위치한 리드는 절단하고, 용입부 내측에 위치한 리드는 그 저연을 외부로 노출시켜 마더보드에 설치 시 티도의 저연에서 신호전달을 하도록 함으로써 신호연결을 최소화할 수 있는 반도체패키지이다.

BEST AVAILABLE COPY

승인번호 97-72358 2/2

특허청구의 범위

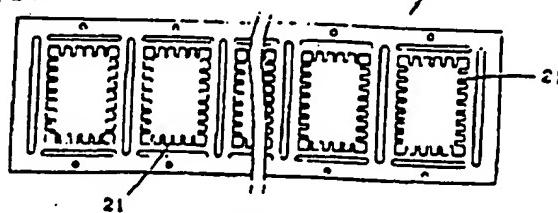
1. 디수의 리드가 형성되고, 상기 디수의 리드 중앙부에는 침입재판이 없는 리드프레임을 형성하는 단계와; 상기 리드프레임의 디수의 리드 중앙부에 반도체침을 위치시켜 와이어본딩을 실시하는 단계와; 상기 와이어본딩된 리드, 반도체침 및 와이어를 의부의 신뢰 및 부식스도부터 보호하기 위하여 물당하는 단계와; 상기 단계 후에 물당영역 외각에 위치한 리드를 결단하는 단계로 이루어진 것을 특징으로 하는 반도체제작기지의 제조방법.
2. 제1항에 있어서, 상기 와이어본딩후 배출홀 (Vacuum Hole)이 형성된 어터풀릭에 반도체침을 위치시켜 상기 배출홀로 금기를 끌어들여 반도체침을 치자고정하는 것을 특징으로 하는 반도체제작기지의 제조방법.
3. 제1항에 있어서, 상기 물당단자는 액상 풍지재를 사용하여 물당하는 것을 특징으로 하는 반도체제작기지의 제조방법.
4. 제1항 또는 3항에 있어서, 액상 풍지재를 사용하여 물당하기 전에 물당영역에 맞는 형성하여 액상 풍지재가 끌어 날리는 것을 방지하는 것을 특징으로 하는 반도체제작기지의 제조방법.
5. 제1항에 있어서, 상기 물당단자는 물드 침파운드를 사용하여 물당하는 것을 특징으로 하는 반도체제작기지의 제조방법.
6. 제3항 또는 5항에 있어서, 상기 액상 풍지재 및 물드 침파운드로 물당 후, 150°C 이상의 고온에서 수시간 노출시켜 경화시키는 증정을 포함하는 것을 특징으로 하는 반도체제작기지의 제조방법.
7. 제1항에 있어서, 상기 반도체제작기지의 저연에는 그라인드 (Grind)를 실시하여 플래시 (Flash)를 제거하는 것을 특징으로 하는 반도체제작기지의 제조방법.
8. 제1항에 있어서, 상기 물당영역의 외각에 위치한 리드를 결단시 결단을 용이하게 하기 위하여 결단되는 부위의 리드에 노치 (Notch)를 형성한을 특징으로 하는 반도체제작기지의 제조방법.
9. 저연이 의부로 직접 노출되는 반도체침과; 상기 반도체침의 외측에 위치되고 물당영역을 빛어나지 않으며 저연이 의부로 노출되어 저연에서 신호의 입출력이 이루어지는 다수의 리드와; 상기 반도체침과 리드를 연결시켜주는 와이어와; 상기 반도체침, 리드 및 와이어를 의부 환경으로부터 보호하기 위하여 물당된 액상 풍지재 또는 침파운드 구성을 특징으로 하는 반도체제작기지의 구조.
10. 제9항에 있어서, 상기 물당된 액상 풍지재 및 침파운드는 리드 및 반도체침의 상부로만 물당된 것을 특징으로 하는 반도체제작기지의 구조.
11. 제9항에 있어서, 상기 반도체제작기지의 저연에는 플래시 (Flash)의 제거를 위해 그라인드 (Grind)된 것을 특징으로 하는 반도체제작기지의 구조.
12. 제9항에 있어서, 리드프레임의 디수의 리드 중앙부에는 침입재판이 없는 것을 특징으로 하는 반도체제작기지의 구조.

※ 참고사항: 저연을 위한 내용에 의하여 공개하는 것임.

도면의 간단한 설명

제2도는 본 발명에 적용되는 리드프레임을 도시한 평면도.

제 2 도



21